

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-156357
 (43)Date of publication of application : 08.06.2001

(51)Int.Cl. H01L 43/08
 G01R 33/09
 G11B 5/39
 G11C 11/15
 H01F 10/16
 H01L 43/12

(21)Application number : 2000-265663 (71)Applicant : TOSHIBA CORP
 (22)Date of filing : 01.09.2000 (72)Inventor : SAITO YOSHIKI
 NAKAJIMA KENTARO
 INOMATA KOICHIRO
 SUNAI MASAYUKI
 KISHI TATSUYA

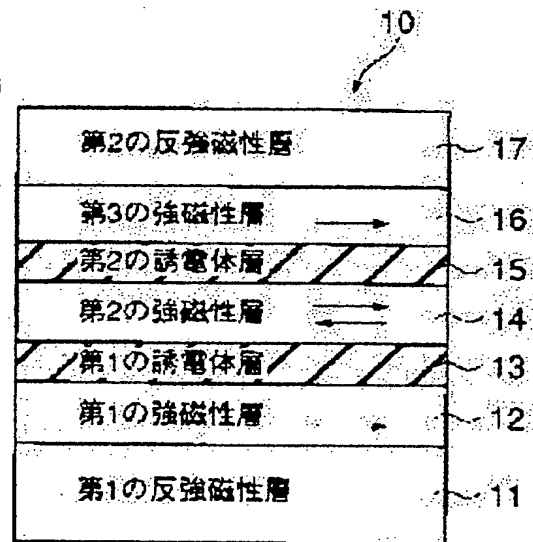
(30)Priority
 Priority number : 11262327 Priority date : 16.09.1999 Priority country : JP

(54) MAGNETO-RESISTANCE EFFECT ELEMENT AND MAGNETIC RECORDING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a magneto-resistance effect element wherein the increase of an applied voltage for a desired output voltage value causes less decrease in magneto-resistance change ratio, no writing rotates the magnetic moment of a part of the magnetization adhesion layer for gradual drop of an output, and an inversion magnetic field is designed at will.

SOLUTION: A magneto-resistance effect element having a ferromagnetic double tunnel joint is provided where first anti-ferromagnetic layer 11/first ferromagnetic layer 12/first dielectrics layer 13/second ferromagnetic layer 14/second dielectrics layer 15/third ferromagnetic layer 16/second anti-ferromagnetic layer 17 are laminated. Here, the second ferromagnetic layer 14 of a free layer comprises a Co base alloy or a 3-layer film comprising Co base alloy/Ni-Fe alloy/Co base alloy, with first or third ferromagnetic layer applied with a tunnel current.



LEGAL STATUS

[Date of request for examination]
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-156357
(P2001-156357A)

(43) 公開日 平成13年6月8日(2001.6.8)

発明者	氏名	住所	代理人	特許請求の範囲
FI	H01L 43/08	株式会社東芝	00003078	請求項1
	G01R 33/09	神奈川風川崎市幸区小向東芝町1番地	神奈川風川崎市幸区小向東芝町1番地	
	G11B 5/39	有 限 公 司	有 限 公 司	
	G11C 11/15	株式会社東芝研究開発センター	株式会社東芝研究開発センター	
	G11F 10/16	中 島 製 鉄 有 限 公 司	中 島 製 鉄 有 限 公 司	
H01L 43/12	H01L 43/12	株式会社東芝研究開発センター	株式会社東芝研究開発センター	請求項2
	H01L 43/12	株式会社東芝研究開発センター	株式会社東芝研究開発センター	

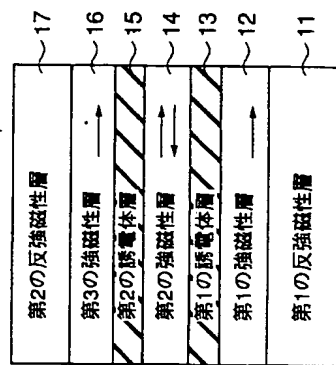
発明者	氏名	住所	代理人	特許請求の範囲
FI	H01L 43/08	株式会社東芝	00003078	請求項1
	G01R 33/09	神奈川風川崎市幸区小向東芝町1番地	神奈川風川崎市幸区小向東芝町1番地	
	G11B 5/39	有 限 公 司	有 限 公 司	
	G11C 11/15	株式会社東芝研究開発センター	株式会社東芝研究開発センター	
	G11F 10/16	中 島 製 鉄 有 限 公 司	中 島 製 鉄 有 限 公 司	
H01L 43/12	H01L 43/12	株式会社東芝研究開発センター	株式会社東芝研究開発センター	請求項2
	H01L 43/12	株式会社東芝研究開発センター	株式会社東芝研究開発センター	

(54) 発明の名称 磁気抵抗効果素子および磁気記録素子

(57) 要約

【課題】 所望の出力電圧を得るために印加電圧を増やしても磁気抵抗変化率があまり減少せず、書き込みによって磁化固着層の一部の磁気モーメントが回転して出力が徐々に低下する問題がなく、さらに反転磁場を自由に設定できる磁気抵抗効果素子を提供する。

【解決手段】 第1の反転磁気層(11)／第1の強磁性層(12)／第1の誘電体層(13)／第2の強磁性層(14)／第2の誘電体層(15)／第3の強磁性層(16)／第2の反転磁気層(17)が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、フリー層である第2の強磁性層(14)がC₆₀基金またはC₆₀基金/Ni-Fe合金/Ni-Fe合金/C₆₀基金の三層膜からなり、第1ないし第3の強磁性層にトンネル電流を流す。



【特許請求の範囲】

【請求項1】 第1の反転磁気層／第1の強磁性層／第1の誘電体層／第2の強磁性層／第2の誘電体層／第3の強磁性層／第2の反転磁気層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第2の強磁性層がC₆₀基金またはC₆₀基金/Ni-Fe合金/C₆₀基金の三層膜からなり、前記第1ないし第3の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項2】 第1の強磁性層／第1の誘電体層／第2の強磁性層／第1の反転磁気層／第3の強磁性層／第2の誘電体層／第4の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層がC₆₀基金またはC₆₀基金/Ni-Fe合金/C₆₀基金の三層膜からなり、前記第1ないし第4の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項3】 第1の反転磁気層／第1の強磁性層／第1の誘電体層／第2の強磁性層／第3の強磁性層／第2の誘電体層／第4の強磁性層／第3の反転磁気層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層は前記第2および第3の強磁性層がC₆₀基金またはC₆₀基金/Ni-Fe合金/C₆₀基金の三層膜からなり、前記第1ないし第4の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項4】 第1の強磁性層／第1の誘電体層／第2の強磁性層／第1の非磁性層／第3の強磁性層／第2の非磁性層／第4の強磁性層／第2の誘電体層／第5の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、互いに隣り合う第2、第3、第4の強磁性層が非磁性層を介して反転磁気結合しており、前記第1および第5の強磁性層がC₆₀基金またはC₆₀基金/Ni-Fe合金/C₆₀基金の三層膜からなり、前記第1ないし第5の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項5】 前記C₆₀基金またはC₆₀基金/Ni-Fe合金/C₆₀基金の三層膜の膜厚が、1～5nmであることを特徴とする請求項1ないし4のいずれかに記載の磁気抵抗効果素子。

【請求項6】 トランジスタまたはダイオードと、請求項1ないし4のいずれかに記載の磁気抵抗効果素子とを具備したことを特徴とする磁気記録素子。

【請求項7】 トランジスタまたはダイオードと、請求項1または3に記載の磁気抵抗効果素子とを具備した磁気記録素子において、前記磁気抵抗効果素子の少なくとも最上層の反転磁気層がセットラインの一部を構成していることを特徴とする磁気記録素子。

【請求項8】 磁化方向が固着された第1の強磁性層と、第1の誘電体層と、磁化方向が反転可能な磁気記録

層と、第2の誘電体層と、磁化方向が固着された第2の強磁性層とを有し、前記磁気記録層が、強磁性、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反転磁気結合しており、前記2つの磁化固着層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする磁気記録素子。

【請求項9】 磁化方向が固着された第1の強磁性層と、第1の誘電体層と、磁化方向が固着された第2の強磁性層と、第2の誘電体層と、磁化方向が固着された第2の強磁性層とを有し、前記磁気記録層が、強磁性、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反転磁気結合しており、前記第2の磁化固着層が、強磁性、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反転磁気結合しており、前記第1の強磁性層の長さより長く形成されており、前記2つの強磁性層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする磁気記録素子。

【請求項10】 請求項8記載の磁気記録素子に備える前記第1または第2の強磁性層を通して前記磁気記録層にスピントル電流を供給するとともに、書き込み用の電流に電流を流して前記磁気記録層に電流磁界を印加することを特徴とする磁気記録素子への書き込み方法。

【請求項11】 請求項1ないし4のいずれかに記載の磁気抵抗素子を具備したことを特徴とする磁気センサーまたは磁気ヘッド。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は強磁性二重トンネル接合を有する磁気抵抗効果素子、およびそれを用いた磁気記録素子に関する。

【0002】

【従来の技術】 磁気抵抗効果は強磁性体に磁場を印加すると電気抵抗が変化する現象である。この効果を利用して、使用温度範囲が広いという特徴があるため、磁気ヘッドや磁気センサーなどに用いられ、最近では磁気記録素子（磁気抵抗効果メモリ、MRAM）なども試作されるようになってきている。これらの磁気抵抗効果素子は、外部磁界に対する感度が大きいこと、および応答スピードが速いことが要求される。

【0003】 近年、2つの強磁性層の間に誘電体層を挿入したサンドイッチ構造を有し、膜面に垂直に流れるトンネル電流を利用する磁気抵抗効果素子、いわゆる強磁性トンネル接合素子（トンネル接合型磁気抵抗効果素子、TMR）が見出されている。強磁性トンネル接合素子は20%以上の磁気抵抗変化率を示す（J. Appl. Phys. 79, 4724 (1996)）ため、磁気ヘッドや磁気抵抗効果メモリへの応用の可能性が高まってき

た。しかし、この強磁性一重トンネル接合素子では、所望の出力電圧値を得るために印加電圧を増やすと、磁気抵抗変化率がかなり減少するという問題がある (Phys. Rev. Lett. 74, 3273 (1995))。

【0004】また、強磁性一重トンネル接合を構成する一方の強磁性層に接して反強磁性層を設け、この強磁性層を磁化固定層とした構造を有する強磁性一重トンネル接合素子が提案されている (特開平10-4227)。

しかし、この強磁性一重トンネル接合素子でも同様に、所望の出力電圧値を得るために印加電圧を増やると、磁気抵抗変化率がかなり減少するという問題がある。

【0005】一方、 $\text{Fe}/\text{Ge}/\text{Fe}/\text{Ge}/\text{Fe}$ といいう積層構造を形成した強磁性二重トンネル接合を有する磁気抵抗効果素子においては、スピンの偏極共鳴トンネル効果により大きなMR変化率が得られることが理論的に予想されている (Phys. Rev. B56, 5484 (1997))。しかし、これらは低温 (8K) での結果であり、室温で上記のような現象が起こることは予想されていない。なお、この例では Al_2O_3 、 SiO_2 、 AlN などの誘電体を用いていない。また、上記構造の強磁性二重トンネル接合素子は、反強磁性層でピンされた強磁性層がないため、MRAM等に使用すると何らかの書き込みによって磁化固定層の一部の磁気モーメントが回転する結果、出力が徐々に低下するという問題がある。

【0006】さらに、磁性粒子を分散させた誘電体層を含む強磁性多重トンネル接合素子が提案されている (Phys. Rev. B56 (10), R5747 (1997))；応用磁気学会誌23, 4-2, (1999)；Appl. Phys. Lett. 73 (19), 2829 (1998)。これらの素子でも20%以上の磁気抵抗変化率が得られるようになったことから、磁気ヘッドや磁気抵抗効果メモリへの応用が期待されている。特に、強磁性二重トンネル接合素子は、印加電圧を増やしても、強磁性二重トンネル接合素子の減少が小さいという利点がある。しかし、これらの素子でも、反強磁性層でピンした強磁性層がないため、MRAM等に使用すると何らかの書き込みによって磁化固定層の一部の磁気モーメントが回転する結果、出力が徐々に低下するという問題がある。また、連続的な強磁性層を用いた強磁性二重トンネル接合素子 (Appel, Phys. Lett. 73 (19), 2829 (1998)) では、誘電体層に挟まれた強磁性層が Co 、 Ni 、 Fe などの単層膜からなるため、電流偏極によって磁気モーメントを反転させるための反転磁場を自由に設定できないという問題がある。さらに、磁歪の大きい Co 等を加工作ると保証力が大きくなるという問題もあった。

【0007】強磁性トンネル接合素子をMRAMなどに適用する場合、配線 (ビット線またはワード線) に電流

を流すことにより、磁化が固定されていない強磁性層 (フリー層、磁気記録層) に外部磁界 (電流磁界) を印加して磁気記録層の磁化を反転させる。しかし、メモリの縮小とともに磁気記録層の磁化の反転に要する磁界 (スウィッチング磁界) が増加し、書き込みのために配線に大電流を流す必要がある。このため、MRAMの記憶容量の増大とともに、書き込み時の消費電力が増加する。例えば、1Gb以上の高密度MRAMデバイスでは、電流磁界による書き込み時に配線に流す電流密度が増大し、配線が溶融するという問題が生じるおそれもある。

【0008】このような問題に対処する1つの方法として、スピンの偏極したスピン電流を導入し、磁化反転を行う試みが行なわれている (J. Mag. Mag. Mat., 159 (1996) 111; J. Mag. Mag. Mat., 202 (1999) 157)。しかし、スピン電流を導入して磁化反転を行う方法では、TMR素子を流れる電流密度が大きくなり、トンネル絶縁層が破壊されるおそれがある。しかも、スピン注入に適した素子構造は未だ提案されていない。

【0009】
【発明が解決しようとする課題】本発明の目的は、所望の出力電圧値を得るために印加電圧を増やしても磁気抵抗変化率があまり減少せず、書き込みによって磁化固定層の一部の磁気モーメントが回転して出力が徐々に低下する問題がなく、さらに強磁性層のモーメントを反転させるための反転磁場を自由に設定できるトンネル接合型の磁気抵抗効果素子および磁気記録素子を提供することにある。

【0010】本発明の他の目的は、メモリの縮小に伴う磁気記録層の磁化を反転させるための反転磁場の増加を抑制できるトンネル接合型の磁気抵抗効果素子および磁気記録素子を提供することにある。

【0011】本発明のさらに他の目的は、スピン注入に適した構造を有し、配線およびTMR素子に流れる電流密度を抑えることができる磁気記録素子およびこの磁気記録素子への書き込み方法を提供することにある。

【0012】
【課題を解決するための手段】本発明の第1の磁気抵抗効果素子は、第1の反強磁性層/第1の強磁性層/第1の誘電体層/第2の反強磁性層/第2の誘電体層/第3の強磁性層/第2の反強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第2の強磁性層が Co 、 Ni 、 Fe などの単層膜からなるため、電流偏極によって磁気モーメントを反転させるための反転磁場を自由に設定できないという問題がある。さらに、磁歪の大きい Co 等を加工作ると保証力が大きくなるという問題もあった。

【0013】本発明の第2の磁気抵抗効果素子は、第1の強磁性層/第1の誘電体層/第2の強磁性層/第1の反強磁性層/第3の強磁性層/第2の誘電体層/第4の

強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層が Co 、 Ni 、 Fe 合金または Co 、 Ni 、 Fe 合金/第4の強磁性層にトンネル電流を流すことを特徴とする。

【0014】本発明の第3の磁気抵抗効果素子は、第1の反強磁性層/第1の強磁性層/第1の誘電体層/第2の強磁性層/第2の反強磁性層/第3の強磁性層/第2の誘電体層/第4の強磁性層/第3の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層または前記第2および第3の強磁性層が Co 、 Ni 、 Fe 合金または Co 、 Ni 、 Fe 合金/第4の強磁性層にトンネル電流を流すことを特徴とする。

【0015】本発明の第4の磁気抵抗効果素子は、第1の強磁性層/第1の誘電体層/第2の強磁性層/第1の反強磁性層/第3の強磁性層/第2の誘電体層/第4の強磁性層/第3の強磁性層/第5の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、互いに隣り合う第2、第3、第4の強磁性層が非磁性層を介して反強磁性結合しており、前記第1および第5の強磁性層が Co 、 Ni 、 Fe 合金または Co 、 Ni 、 Fe 合金/第4の強磁性層にトンネル電流を流すことを特徴とする。

【0016】本発明の磁気抵抗効果素子においては、前記 Co 、 Ni 、 Fe 合金または Co 、 Ni 、 Fe 合金/第4の強磁性層の厚さが、1~5nmであることが好ましい。

【0017】本発明の磁気記録素子は、トランジスタまたはダイオードと、第1ないし第4のいずれかの磁気抵抗効果素子とを具備したことを特徴とする。

【0018】本発明の磁気記録素子は、トランジスタまたはダイオードと、第1または第3の磁気抵抗効果素子とを具備した磁気記録素子において、前記磁気抵抗効果素子の少なくとも磁上層の強磁性層がビットラインの一部を構成していることを特徴とする。

【0019】本発明の他の磁気記録素子は、磁化方向が固定された第1の磁化固定層と、第1の誘電体層と、磁化方向が反転可能な磁気記録層と、第2の誘電体層と、磁化方向が固定された第2の磁化固定層とを有し、前記磁気記録層が、強磁性層、非磁性層、および強磁性層の3層を含み、該3層膜を構成する2つの強磁性層が反強磁性結合しており、前記2つの強磁性層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする。

【0020】本発明のさらに他の磁気記録素子は、磁化方向が固定された第1の磁化固定層と、第1の誘電体層と、磁化方向が反転可能な磁気記録層と、第2の誘電体

層と、磁化方向が固定された第2の磁化固定層とを有し、前記磁気記録層が、強磁性層、非磁性層、および強磁性層の3層膜を含み、該3層膜を構成する2つの強磁性層が反強磁性結合しており、前記第2の磁化固定層が、強磁性層、非磁性層、および強磁性層の3層膜を含み、該3層膜を構成する2つの強磁性層が反強磁性結合しており、前記第2の磁化固定層の長さよりも長く形成されており、前記磁気記録層の長さよりも長く形成されており、前記2つの磁化固定層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする。

【0021】これらの磁気記録素子への書き込み方法は、磁気記録素子を構成する前記第1または第2の磁化固定層を通して前記磁気記録層にスピン電流を供給するとともに、書き込み用の配線に電流を流して前記磁気記録層に電流磁界を印加することを特徴とする。

【0022】
【発明の実施の形態】以下、本発明に係る磁気抵抗効果素子の基本構造を、図1~図4を参照して説明する。
【0023】図1に本発明の第1の磁気抵抗効果素子を示す。この磁気抵抗効果素子10では、第1の反強磁性層11/第1の強磁性層12/第1の誘電体層13/第2の強磁性層14/第2の誘電体層15/第3の強磁性層16/第2の反強磁性層17を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第3の強磁性層にトンネル電流を流す。この素子では、第1および第3の強磁性層12、16がピン層 (磁化固定層)、第2の強磁性層14がフリー層 (MRAMの場合には磁気記録層) である。第1の磁気抵抗効果素子では、フリー層である第2の強磁性層14が Co 、 Ni 、 Fe 合金 (たとえば Co-Fe 、 Co-Fe-Ni など) または Co 、 Ni 、 Fe 合金/第3の強磁性層14が Co 、 Ni 、 Fe 合金の三層膜からなる。

【0024】図2に本発明の第2の磁気抵抗効果素子を示す。この磁気抵抗効果素子20では、第1の強磁性層21/第1の誘電体層22/第2の強磁性層23/第1の反強磁性層24/第3の強磁性層25/第2の誘電体層26/第4の強磁性層27を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第4の強磁性層にトンネル電流を流す。この素子では、第2および第3の強磁性層23、25がピン層、第1および第4の強磁性層21、27がフリー層 (MRAMの場合には磁気記録層) である。第2の磁気抵抗効果素子においては、フリー層である第1および第4の強磁性層21、27が Co 、 Ni 、 Fe 合金 (たとえば Co-Fe 、 Co-Fe-Ni など) または Co 、 Ni 、 Fe 合金/第4の強磁性層21、27が Co 、 Ni 、 Fe 合金の三層膜からなる。

【0025】図3に本発明の第3の磁気抵抗効果素子を示す。この磁気抵抗効果素子30では、第1の反強磁性層31/第1の強磁性層32/第1の誘電体層33/第2の強磁性層34/第2の反強磁性層35/第3の強磁性層36/第2の反強磁性層37を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第4の強磁性層にトンネル電流を流す。この素子では、第2および第3の強磁性層32、35がピン層、第1および第4の強磁性層31、37がフリー層 (MRAMの場合には磁気記録層) である。第2の磁気抵抗効果素子においては、フリー層である第1および第4の強磁性層31、37が Co 、 Ni 、 Fe 合金 (たとえば Co-Fe 、 Co-Fe-Ni など) または Co 、 Ni 、 Fe 合金/第4の強磁性層31、37が Co 、 Ni 、 Fe 合金の三層膜からなる。

性層36/第2の誘電体層37/第4の強磁性層38/第3の反強磁性層39を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第4の強磁性層にトンネル電流を流す。この素子では、第2および第3の強磁性層34、36をピン層として設計した場合に第1および第4の強磁性層32、38がフリー層(MRAMの場合には磁気記録層)になる。一方、第1および第4の強磁性層32、38をピン層として設計した場合に第2および第3の強磁性層34、36がフリー層(MRAMの場合には磁気記録層)になる。第3の強磁性層34、36のいずれかの組がC_o合金(たとえばC_o-Fe、C_o-Fe-Ni等)またはC_o合金/Ni-Fe合金/C_o合金の三層膜を用いて、第1および第4の強磁性層32、38、または第2および第3の強磁性層34、36のいずれかの組がC_o合金(たとえばC_o-Fe、C_o-Fe-Ni等)またはC_o合金/Ni-Fe合金/C_o合金の三層膜からなる。

【0026】図4に本発明の第4の磁気抵抗効果素子を示す。この磁気抵抗効果素子40では、第1の強磁性層41/第1の誘電体層42/第2の強磁性層43/第1の非強磁性層44/第3の強磁性層45/第2の非強磁性層46/第4の強磁性層47/第2の誘電体層48/第5の強磁性層49を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第5の強磁性層41、43、45、47は互いに隣り合う第2、第3、第4の強磁性層42、44、46、48を介して反強磁性結合している。この素子では、第2ないし第4の強磁性層43、45、47がピン層(MRAMの場合には磁気記録層)である。第4の磁気抵抗効果素子では、フリー層である第1および第5の強磁性層41、49がC_o合金(たとえばC_o-Fe、C_o-Fe-Ni等)またはC_o合金/Ni-Fe合金/C_o合金の三層膜からなる。

【0027】図5に第4の磁気抵抗効果素子の變形例を示す。図5の磁気抵抗効果素子では、図4の第3の強磁性層45の代わりに、その強磁性層の中間に反強磁性層を設けた構造すなわち強磁性層45a/反強磁性層50/強磁性層45bの三層膜を形成している。

【0028】なお、第4の磁気抵抗効果素子を構成する第2および第4の強磁性層43、47の少なくとも一方に接触させて反強磁性層を設けてもよい。

【0029】本発明に係る強磁性二重トンネル接合を有する磁気抵抗効果素子は、少なくとも2層の誘電体層を有する。1つのトンネル接合に矢張り印加される電圧が小さい。このため、磁気抵抗変換率の電圧依存性が顕著ではなく、所望の出力電圧値を得るために印加電圧を増やしても磁気抵抗変換率の低下が少ないというメリットがある。

【0030】本発明に係る強磁性二重トンネル接合を有する磁気抵抗効果素子は、上記の4つの基本構造のい

れも、磁化固着層(ピン層)のスピンの磁気抵抗効果層または反強磁性結合により固定されているので、書き込みを繰り返しても磁化固着層の磁気モーメントが回転することなく、出力が徐々に低下するという問題を防止でき

る。

【0031】また、本発明に係る磁気抵抗効果素子では、フリー層(磁気記録層)に磁素が小さいC_o合金(C_o-Fe、C_o-Fe-Ni等)またはC_o合金/Ni-Fe合金/C_o合金の三層膜を用いている。

フリー層は、図1における第2の強磁性層14、図2における第1および第4の強磁性層21、27、図3における第1および第4の強磁性層32、38、または第2および第3の強磁性層34、36のいずれかの組、図4および図5における第1および第5の強磁性層41、49である。このため、反強磁性層が小さく抑えられ、電流磁界を印加するために配線に流す電流を小さくすることができ、フリー層にC_o合金/Ni-Fe合金/C_o合金の三層膜を用いた場合、各層の膜厚比を変えることによって、反強磁性層の大きさを自由に設計できる。

【0032】特に、図3の構造を有する磁気抵抗効果素子では、反強磁性層は磁性体の保磁力ではなく磁性体/反強磁性層の界面に生じている交換磁場で決定される。そして、この交換磁場は第1および第3の反強磁性層31、39ならびに第2の反強磁性層35の種類、膜厚、合金組成を変えることによって自由に設計できるという利点がある。このため、図3の基本構造は、上述した4つの基本構造のうちでも好ましい特性を示す。また、図3の構造は、加工寸法がサブミクロンになり、接合面積が非常に小さくなった場合に特に有効である。すなわち、加工寸法がサブミクロンになった場合には、書き込み磁場が加工ダメージフリー層(磁気記録層)のドメインの影響によってばらつきやすくなる。これに対し

て、図3の構造のようにフリー層(磁気記録層)に接して反強磁性層が設けられている場合、書き込み磁場を交換磁場に基づいて設計することができるため、書き込み磁場のばらつきを回避できる。このため、素子の歩留りも著しく向上することができ

る。

【0033】一方、本発明の磁気抵抗効果素子を微細加工する際に、加工精度を上げるためには全体の膜厚が薄くすることが好ましい。この点では、図2、図4または図5のように反強磁性層がなるべく少なくない構造が好ましい。

【0034】次に、本発明の磁気抵抗効果素子を構成する各層に用いられる材料について説明する。フリー層(磁気記録層)には、上述したようにC_o合金(C_o-Fe、C_o-Fe-Ni等)またはC_o合金/Ni-Fe合金/C_o合金の三層膜が用いられる。また、これらの合金にAg、Cu、Ir、Pt、Ta、Bi、Al、Mg、Si、B、Ta、B、C、O、N、S、P、Pt、Zr、Ir、W、Mo、Nbなどの非磁性元素を多少添加

してもよい。本発明の磁気抵抗効果素子は、磁気抵抗効

果型磁気ヘッド、磁気記録素子、磁界センサー等に適用することができ、これらの用途ではフリー層に軸異方性を与えることが好ましい。

【0035】フリー層の厚さは、0.1nm~100nmが好ましく、0.5~50nmがより好ましく、1~5nmが最も好ましい。フリー層の厚さが1nm未満になると、フリー層が連続膜にならず、誘電体層中に強磁性層が分散した、いわゆるグラニュー構造となるおそれがある。この結果、接合特性の制御が困難になりスッチング磁場がばらつくおそれがあるように、微粒子の大きさによっては室温で超強磁性となりMR変換率が極端に低下するという問題も生じる。一方、フリー層の厚さが5nmを超えると、磁気抵抗効果素子をMRAMに応用するにあたり例えば0.25μmルールで素子を設計したときに、反強磁性層が1000eを超えたため配線に大電流を流す必要が生じる。また、フリー層の厚さが5nmを超えると、MR変換率がバイアス電圧の上升とともに低下する、いわゆるバイアス依存性が顕著になるとともに配線に大電流を流す必要が生じる。フリー層の厚さが1~5nmの範囲であれば、微細化に伴う反強磁性層の増大およびMR変換率のバイアス依存性が抑制される。また、フリー層の厚さがこの範囲であれば、加工精度も良好になる。

【0036】ピン層の材料は特に制限されず、Fe、C_o、Niまたはこれらの合金、スピンドル率の大きいマグネタイド、CrO₂、R₁X₂MnO₅ (R:希土類、X:Ca、Ba、Sr)などの化合物、NiMnSb、PtMnSbなどのホイスラー合金などを用いることができる。ピン層は超強磁性にならない程度の厚さが必要であり、0.4nm以上であることが好ましい。また、強磁性を失わないかぎり、これらの磁性体にAg、Cu、Au、Al、Mg、Si、Bi、Ta、B、C、O、N、S、P、Pt、Zr、Ir、W、Mo、Nbなどの非磁性元素を多少添加してもよい。

【0037】なお、反強磁性層によってピン層を強く固定したい場合、ピン層として強磁性層/非強磁性層/強磁性層の三層膜を用い、非強磁性層を介して積層された2層の強磁性層を反強磁性結合させてもよい。非強磁性層の材料は特に限定されず、Ru、Ir、Cr、Cuなどの金属を用いることができる。非強磁性層の膜厚を調整することによって、磁性層間に反強磁性結合が生じる。非強磁性層の膜厚は0.5~2.5nmであることが好ましい。非強磁性層および反強磁性層の強さを考慮すると、非強磁性層の厚さは0.7~1.3nmであることがより好ましい。具体的には、Co(またはCo-Fe)/Ru/Co(またはCo-Fe)、Co(またはCo-Fe)/Ir/Co(またはCo-Fe)などの三層膜が挙げられる。

【0038】反強磁性層の材料としては、Fe-Mn、Pt-Mn、Pt-Cr-Mn、Ni-Mn、Ir-Mn、NiO、Fe₂O₃などを用いることができる。

【0039】誘電体層の材料としては、Al₂O₃、SiO₂、MgO、AlN、Bi₂O₃、MgF₂、CaF₂、SrTiO₃、AlLaO₃などを用いることができる。誘電体層は、酸素、窒素またはフッ素の欠損が生じていてもよい。誘電体層の厚さは特に限定されないが、薄い方が好ましく、10nm以下、さらに5nm以下であることが好ましい。

【0040】本発明の磁気抵抗効果素子が形成される基板は特に限定されず、Si、SiO₂、Al₂O₃、Sb₂Se₃、AlNなど各種基板を用いることができる。本発明においては、基板上に地下層を介して磁気抵抗効果素子を積層してもよい。また磁気抵抗効果素子の上部に保護層を設けてもよい。これらの地下層および保護層の材料としては、Ta、Ti、W、Pt、Pd、Au、Ti/Pt、Ta/Pt、Ti/Pd、Ta/Pd、またはTiNxなどの窒化物などを用いることが好ましい。

【0041】本発明に係る磁気抵抗効果素子は、各種スパッタ法、蒸着法、分子線エピタキシャル法などの通常の成膜方法を用いて各層を形成することにより製造することができる。

【0042】次に、本発明の磁気抵抗効果素子を用いた磁気記録素子(MRAM)について説明する。本発明の磁気抵抗効果素子を適用するMRAMは、非破壊読み出しおよび破壊読み出しのいずれの場合でも、上述した電流磁界を印加するために配線に流す電流を小さくできるという効果を得ることができる。

【0043】具体的なMRAMの形態としては、トランジスタ上に強磁性二重トンネル接合素子を積層した構造、またはダイオードと強磁性二重トンネル接合素子とを積層した構造が考えられている。以下で説明するよう

に、これらの構造では特に第1または第3の強磁性二重トンネル接合素子を用い、少なくとも最上層の反強磁性層をビットラインの一部として用いることが好ましい。

【0044】図6および図7を参照して、MOSTラン

ジスタ上に例えば第1の強磁性二重トンネル接合素子(図1)を積層した構造を有するMRAMを説明する。図6は3×3セルのMRAMの等価回路図、図7は1セルのMRAMの断面図を示す。

【0045】図6の等価回路図に示すように、トランジスタ60と図1の強磁性二重トンネル接合素子(TMR)10とからなる記録セル60はマトリックス状に配列され、トランジスタ60のゲート電極からなる読み出し用のワードライン(WL1)62と、書き込み用のワードライン(WL2)71とは平行に配線されている。また、TMR10の他端(上部)と接続されたビットライン(BL)74は、ワードライン(WL1)62およびワードライン(WL2)71と交叉して配線され

増大に伴うMR変化率の減少が小さいことがわかる。

【0086】次に、試験A、BおよびDをツレノイノドコ
に置き、パルス電圧700V中で磁化固着層の磁
気抵抗率測定の疲労を行った。図19に試験A、B
およびDについての、パルス電圧の反転回数と出力電圧との
関係を示す。この図では、出力電圧を初期の出力電圧値
で規格化している。この図から明らかなように、試験D
より試験A、Bの出力電圧の増加に伴って出力電圧が著
しく低下している。これに封じ、試験AおよびBは磁
化固着層の磁気抵抗率測定の疲労は見られない。

【0087】以上のように図1の構造を有する強磁性二重トンネル接合素子は、磁気記録素子、磁気ヘッドに適した場合には好適な特性を示すことがわかる。

【0088】なお、誘電体層として SiO_2 , AlN , MgO , LaAlO_3 または CaF_2 を用いた場合にも上記と同様の傾向が現れた。

【0089】実施例2

Si/SiO₂基板またはSiO₂基板上に図2に示すような構造を有する2種の強磁性二重トンネル接合素子(試料A2および試料B2)を作製した例を説明する。

【0090】試料A2は、Ta下地層、Ni—Fe/C/CoFeの二層膜からなる第1の強磁性層、Al₂O₃からなる第1の誘電体層、CoFeからなる第2の強磁性層、Ir—Mnからなる第3の強磁性層、CoFeからなる第3の強磁性層、Al₂O₃からなる第2の誘電体層、C/CoFe/Ni—Feの二層膜からなる第4の強磁性層、Ta保護層を順次積層した構造を有する。

【0091】試料B2は、Ta下地層、Ni—Fe/Ru/CoFeの三層膜からなる第1の強磁性層、 Al_2O_3 からなる第1の誘電体層、CoFe/Ni—Feの二層膜からなる第2の強磁性層、Fe—Mnからなる第1の反強磁性層、Ni—Fe/CoFeの二層膜からなる第3の強磁性層、 Al_2O_3 からなる第2の誘電体層、CoFe/Ru/Ni—Feからなる第4の強磁性層、Ta阻層膜を順次堆積した構造を有する。

【0092】試料A2以下のようにして作製した。基板上に、Ta 3nm/Ni₄Fe₁₉ 1 (t = 3.5 nm = 8 nm) / CoFe 1 nm / Al₂O₃ 1.2 nm / CoFe 1 nm / Ir₂₂Mn₇₈ 17 nm / CoFe 1 nm / Al₂O₃ 1.6 nm / CoFe 1 nm / Ni₄Fe₁₉ 1 (t = 3.5 nm = 8 nm) / Ta 5 nmを順次積層した。なお、Al₂O₃は、純A2中中でアルターゲットを用いてAlを成膜した。真空中より酸素を導入しプラズマを発生させることによって破砕した。

【0093】上記阻層膜を成膜した後、フォトリソグラ
フィ技術により最上層のTa保護層上に100 μ m幅の
下部配線形状を規定する第1のレジストパターンを形成

し、イオンミリング技術を用いて加工した。

【0094】次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上層のT₁炭素質珪素上に接合用金属を第2のレジストパターンを形成し、接合用金属を用いて第1のT₁O₂より上層のCoFe/Ir-Mn-CoFe/Al₂O₃/CoFe/Ni-Fe/Taを加工した。第2のレジストパターンのを残したまま、電子ビーム蒸着により厚さ300nmのAl₂O₃を堆積した後、第2のレジストパターンおよびその上のAl₂O₃をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0095】次に、電極配線の形成領域以外の領域に、図3のレジストパターンを形成した後、表面を逆洗バツとしてクリーニングした。全面にA1を堆積した後、第3のレジストパターンおよびその上のA1をリフトオフして、A1電極配線を形成した。その後、図4中

熱地埋炉内に導入し、ビン内に一方向異方性を導入した。表
【0096】 試料B2は以下のようにして作製した。基
板をスパッタ装置に入れ、初期膜厚度を 1×10^{-2} o
r rに設定した後、Arをを導入して所定の圧力に設定し
た。基板上に、Ta 2nm/Ni₈₁Fe₁₉ 6nm/
Ru 0.7nm/Co₂Fe₈ 3nm/Al₂O₃
1.5nm/CoFe 1nm/Ni₈₁Fe₁₉ 1nm
/Fe₅₄Mn₄₆ 20nm/Ni₈₁Fe₁₉ 1nm/C
oFe 1nm/Al₂O₃ 1.7nm/Co₂Fe₈
3nm/Ru 0.7nm/Ni₈₁Fe₁₉ 6nm/T
a 5nmを順次積層した。Al₂O₃は上記と同様な方
法により形成した。

【0097】上記積層膜を成膜した後、フォトリソグラ
フィ技術により最上部のTa保護層上に100 μ m幅の
下部配線形状を規定する第1のレジストパターンを形成

し、イオンミリング技術を用いて加工した。次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上層のTa保護層上に接合方法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1の Al_2O_3 より上部の $CoFe/Ni_Fe$ $em/F_{em}/FeMn_{em}/Ni_Fe_{em}/CoFe/Al_2O_3/Co_Fe_Fe/Ru/Ni_Fe_{em}/Ta$ を加工した。次に、上記と同様にして、 Al_2O_3 層間絶縁層の形成、 Al_1 電極配線の形成、ピン層への一方同異方性の導入を行った。

【0098】また、比較のために、以下のような試料C2および試料D2を作製した。試料C2は磁性一重トンネル接合素子であり、Ta 3nm/Ni₄Fe₅nm/CoFe 1nm/Al₂O₃ 1.2nm/CoFe 1nm/Ir₂Mn₃ 17nm/CoFe 1nm/Ta 5nmと同一積層構造を有する。

【0099】試料D2は反強磁性層を含まない強磁性二重トンネル接合素子であり、Ta 3nm/Ni₄Fe₅nm/CoFe 1nm/Al₂O₃ 1.2nm/CoFe 1nm/Ir₂Mn₃ 17nm/CoFe 1nm/Ta 5nmと同一積層構造を有する。

$$\text{CoFe 1 nm/Al}_2\text{O}_3 \text{ 1.6 nm/CoFe 1 nm/Ni}_{81}\text{Fe}_{19} \text{ 5 nm/Ta 5 nm}$$

という積層構造を有する。

【0100】図20に試料A2およびB2の磁気抵抗特性曲線を示す。試料A2ではCu²⁺層（超伝導層）にて反転磁場を制御できることがわかる。すなわち、Ni₂F₂O₇の磁場を抑制することがわかる。このとき、Ni₂F₂O₇の磁場が3 nm、5 nm、8 nmのとき、それぞれ150 Oe、260 Oe、380 Oeという小さな磁場で抵抗が大きく変化する。26 Oe以上の大きなMR変化率が得られていて、試料B2は390 Oeという小さな磁場でMR変化率2.6 %が得られている。

[図10-11] 図2-1に試験A2、B2およびC2についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率は電圧0Vのときの値で規格化して示している。この図から、試験A2およびB2は、試験C2に比較して磁気抵抗変化率の値が半分になる電圧 $V_{1/2}$ が小さく、電圧増大に伴うMR変化率の減少が小さいことがわかる。

【0102】次に、試料A2、B2およびD2をソレノイドコイル中に置き、パルス境界700eV中で磁化固定層の磁気記憶状態の疲労試験を行った。図22に試料A2、B2およびD2について、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期出力電圧に固定して描かれている。この図から明らかなように、出力電圧固定条件下では、試料A2と試料B2の出力電圧はほぼ等しい。一方、試料D2の出力電圧は試料A2と試料B2の出力電圧の約2倍である。

うに、試料D2ではバグス磁場の反転回数の増加に伴って出力電圧が著しく低下している。これに対して、試料A2およびB2は酸化四重層の磁気記憶状態の疲労は見られない。また、試料A2とB2との比較では、フリー層に反強磁性結合した $\text{Co}_2\text{Fe}/\text{Ru}/\text{NiFe}$ の三層構造を用いた試料B2の方が疲労が少ない。

【0103】以上のように図2の構造を有する強磁性二重トンネル接合素子は、磁気配線素子、磁気ヘッドに適用した場合に好適な特性を示すことがわかる。

【0104】なお、誘電体層として SiO_2 、 AlN 、 MgO 、 LaAlO_3 または CaF_2 を用いた場合にも上記と同様の傾向が見られた。

【0105】実施例3

Si/SiO₂基板またはSi/Al₂O₃基板上に図3に示すような構造を有する2種の強磁性二重トンネル接合素子（試料A3および試料B3）を作製した例を説明する。

【0106】試料A3は、Ta下地層、 Ir-Mn からなる第1の反強磁性層、 Co-Fe からなる第1の強磁性層、 Al_2O_3 からなる第1の誘電体層、 Co-Fe からなる第2の強磁性層、 Fe-Mn からなる第2の反強磁性層、 Co-Fe-Ni からなる第3の強磁性層、 Al_2O_3 からなる第2の誘電体層、 Co-Fe からなる第4の強磁性層、 Ir-Mn からなる第3の反強磁性層、Ta保護層と順次積層した構造を有する。

【0107】試料B3は、Ta下地層、I-r-Mnからなる第1の反強磁性層、Co-Fe/Ru/Co-Feの三層膜からなる第1の強磁性層、 Al_2O_3 からなる第1の誘電体層、Co-Fe/Ni-Feの二層膜からなる第2の反強磁性層、Fe-Mnからなる第2の強磁性層、Ni-Fe/Co-Feの二層膜からなる第3の強磁性層、 Al_2O_3 からなる第2の誘電体層、Co-Fe/Ru/Co-Feの三層膜からなる第4の強磁性層、I-r-Mnからなる第3の反強磁性層、Ta保護層を順次積層した構造を有する。

【0108】試料A3は以下のようにして作製した。誘
板をスパッタ装置に入れ、初期真空度を 1×10^{-7} Torrに
設定した後、Arを吸入して所定の圧力に設定し
た。基板上に、Ta 5nm/Al₂O₃ 1.7nm/Co₂F
e₁Ni₄ 2nm/FeMn₁ 17nm/Co₂F
e₁Ni₄ 2nm/Al₂O₃ 2nm/CoFe 2nm
/Ir₂Mn₁₈ 18nm/Al₂O₃ 5nmを順次積層し
た。なお、Al₂O₃は、純Arガス中でAlターゲット
を用いて、Alを成膜した後、真空を破ることなく誘
導入プラズマ成膜に導くことによって形成した。

【0109】上記樹脂膜を成膜した後、フォトリソグラフィ技術により最上層のTa保護層上に $100\mu\text{m}$ 幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0110】次に、第1のレジストパターンを除去した後、フォトリソングラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成

し、イオンミリング技術を用いて第1の Al_2O_3 より上
30 部の $\text{Co}_3\text{Fe}_2\text{Ni}_4\text{VFeMn}/\text{Co}_3\text{Fe}_2\text{Ni}_4\text{V}$
 $\text{Al}_2\text{O}_3/\text{CoFe}/\text{IrMn}/\text{Ta}$ を加工した。
第2のレジストパターンを残したまま、電子ビーム蒸着
により厚さ350 nmの Al_2O_3 を堆積した後、第2の
レジストパターンおよびその上の Al_2O_3 をリフトオフ
35 し、接合部以外の部分に固相結晶膜を形成した。

【0111】 次いで、電極配線層の形成領域以外の領域に、
置う第3のレジストパターンを形成した後、表面を逆さ
パツタツてクリーニングした。全面にA1を堆積した
後、第3のレジストパターンおよびその上のA1をリソ
トオフして、A1電極配線層を形成した。その後、磁場
熱処理炉に投入し、ピン層に一方向異方性を導入した。

【0112】 試料Bは以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を 1×10^{-7} Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 3nm/ Ir-Mn 14nm/ Co-Fe 1.5nm/ Ru 0.7nm/ Co-Fe 1.5nm/ Al₂O₃ 1.7nm/ Co/Fe 19nm/ Ni₄₁Fe₉ 2nm/ Fe₆₃Mn₃₅ 19nm/ Ni₄₁Fe₉ 2nm/ Co/Fe 1nm/ Al₂O₃ 2.1nm/ Co/Fe 2nm/ Ru 0.8nm/

Co₉Fe 2 nm/Ir-Mn 14 nm/Ta 5 nmを順次積層した。Al₂O₃は上記と同様な方法により形成した。

【0113】上記調整剤を添加した後、フォトリソグラフィ技術により、上部のTa電極膜上に $100\text{ }\mu\text{m}$ 幅の下部レジストパターンを規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。次に、形成したレジストパターンを除去した後、フォトリソグラフィ技術により、上部のTa電極膜上に接合層を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1の Al_2O_3 より上部の $\text{CoFe}/\text{Ni}_2\text{F}_{10}\text{e}_9/\text{Fe}_{16}\text{Mn}_{50}\text{Ni}_{15}\text{Fe}_{9}/\text{CoFe}/\text{Al}_2\text{O}_3/\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Ir-Mn}/\text{Ta}$ を加工した。次に、上記と同様にして、 Al_2O_3 層間を加工した。その後、Al電極配線の形成、ピン層の一方の方向異方性の導入を行った。

【0114】また、比較のために、以下のような試料C3および試料D3を調製した。試料C3は強磁性一重トンネル接合素子であり、Ta 3nm/Ir-Mn14nm/Co-Fe 1.5nm/Ru 0.7nm/Co-Fe 1.5nm/Al₂O₃ 1.7nm/CoFe 1nm/Ni₂Fe₂ 2nm/Fe₆Mn₃₅ 1.9nm/Ta 5nmという積層構造を有する。

【0115】試料D3は反強磁性層を含まない強磁性二重トンネル接合素子であり、Ta 5nm/Co₂Pt₂ 1.5nm/CoFe 2nm/Al₂O₃ 1.7nm/Co₂Fe₂Ni₂ 2nm/Al₂O₃ 2nm/CoFe 2nm/Co₂Pt₂ 1.5nm/Ta 5nmという積層構造を有する。

【0116】図23に試験A3およびB3の磁気抵抗効率が示される。試験A3は570eという小さな磁場で、MRR変化率が26%が得られている。試験B3は630eという大きな磁場でMRR変化率2.7%が得られている。【0117】図24に試験A3、B3およびC3についてMRR変化率の印加電圧依存性を示す。なお、この図ではMRR変化率は電圧0Vのときの値で規格化して示している。この図から、試験A3およびB3は、試験C3に比較して磁気抵抗変化率の値が半分になる電圧 $V_{1/2}$ が大きいこと、電圧増大に伴うMRR変化率の減少が小さいことがわかる。

【0118】次に、試験A3、B3およびD3をソレノイドコイル中に置き、パルス境界750e⁻中で磁化固定磁気記録状態の疲労試験を行った。図25に試験A3、B3、B3およびD3について、パルス磁場の反転回数と出力電圧との関係を示す。この図から明らかなように出力電圧は反転回数で規格化している。この図からD3ではパルス磁場の反転回数の増加に伴って、試験D3ではパルス磁場が著しく低下している。これに対して、試験A3およびB3は磁化固定層の磁気記録状態の疲労は見られない。また、試験A3とB3との比較では、フリー

層に反強磁性結合した $\text{Co}_9\text{Fe}/\text{Ru}/\text{Co}_9\text{Fe}$ の三層構造を用いた試料B3の方が疲労が少ない。

【0119】以上のように図3の構造を有する強磁性二重トントネル接合素子は、磁気記録素子、磁気ヘッドに適用した場合に好適な特性を示すことがわかる。

【0120】なお、誘電体層として SiO_2 、 AlN 、 MgO 、 LaAlO_3 または CaF_2 を用いた場合にも上記と同様の傾向が見られた。

【0121】実施例4

Si/SiO₂基板またはSi/AlN基板上に図4または図5に示すような構造を有する2種の強磁性二重トンネル接合素子（試料A4および試料B4）を作製した例を説明する。

【0122】試料A4は、Ta地下層、Ni-Fe/C、Co-Feの二層構造からなる第1の強磁性層、 Al_2O_3 からなる第1の誘電体層、Co-Feからなる第2の強磁性層、Ruからなる第1の非磁性層、Co-Feからなる第3の強磁性層、Ruからなる第2の非磁性層、Co-Feからなる第4の強磁性層、 Al_2O_3 からなる第2の誘電体層、Co-Fe/Ni-Feの二層膜からなる第5の強磁性層、Ta保護層を順次積層した構造を有す。

【0123】試料B4は、Ta下地層、Ni-Fe/C_o-Feの二層膜からなる第1の強磁性層、Al₂O₃からなる第1の誘電体層、Co-Feからなる第2の強磁性層、Ruからなる第1の非磁性層、Co-Fe強磁性層、Ru/Ir-Mn強磁性層/Co-Fe強磁性層、Ruからなる第2の非磁性層、Co-Feからなる第4の強磁性層、Al₂O₃からなる第2の誘電体層、Co-Fe強磁性層、Ta下地層からなる第5の強磁性層、Ta厚膜層を有する。

【0124】 試料A4は以下のようにして作製した。坩堝をスパッタ装置に入れ、初期真空度を 1×10^{-7} Torrに設定した後、Arを導入して所定の圧力に設定した。基板上、Ta 5nm/Ni₈Fe₁₉ 16nm/
Co₂Fe₈ 3nm/Al₂O₃ 1.7nm/CoF
e 2nm/Ru 0.7nm/CoFe 2nm/R
u 0.7nm/CoFe 2nm/Al₂O₃ 2nm
/Co₂Fe₈ 3nm/Ni₈Fe₁₉ 16nm/Ta

5 nmを順次積層した。なお、 Al_2O_3 は、純Alが真空中でAターゲットを用いてAlを成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0125】上記阻層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100 μ m幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0126】次に、第1のレジストパターンを除去した
後、フォトリソグラフィ技術により最上部のT₂保護層
上に接合寸法を規定する第2のレジストパターンを形成

し、イオンミリング技術を用いて第1の Al_2O_3 より上層部の $\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Ta}$ を加した。第2の厚さ300 nmの Al_2O_3 を堆積した後、第2のレジストパターンおよびその上の Al_2O_3 をリフトオフし、接合部以外の部分に隔開絶縁膜を形成した。

【0127】次いで、電極電線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆スパッタしてクリーニングした。全面にA1を堆積した後、第3のレジストパターンおよびその上のA1をリソ

トオフして、A1電極配置を形成した。その後、磁場中熱処理炉に導出し、ピン層に一方異方性を導出した。基【0128】試料B4は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を 1×10^{-7} ト

r rに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5nm/Ni₈Fe₉ 15nm /CoFe 2nm/Al₂O₃ 1.5nm/CoF e 1.5nm/Ru 0.7nm/CoFe 1.5 nm/Ir-Mn 14nm/CoFe 1.5nm/Ru 0.7nm/CoFe 1.5nm/Al₂O₃ 2nm/Ni₈Fe₉ 15nm/ Ta 5nmを順次積層した。Al₂O₃は上記と同様な方法により形成した。

【0129】上記積層膜を成膜した後、フォトリソグラフィ技術により最上層のTa保護層上に $100\mu\text{m}$ 幅の下部配線形状を規定する第1のレジストパターンを形成

のレジストパターンを脱した後、フォトリソグラフィ技術により最上層の Ta 最薄層上に接合寸法を規定する第 2 のレジストパターンを形成し、イオンミリング技術を用いて第 1 の Al_2O_3 より上層の $CoFe/Ru/C$ および $Ir-Mn/CoFe/Ru/CoFe/Al_2O_3/CoFe/NiFeu/Ta$ を加工した。次に、 Al_2O_3 と同様にして、 Al_2O_3 層間絶縁層の形成、 Al 電極絶縁層の形成、ピッチ層の一方 toward 異方性の導入を行った。

【0130】また、比較のために、以下のような試験C4および試験D4を作製した。試験C4は強磁性一重トネル接合素子であり、 T_a 5nm/ $Ni_{80}Fe_{20}$ 1.7nm/ $6nm/Co_2Fe_8$ 3nm/ Al_2O_3 1.7nm/ $CoFe$ 2nm/ Ru 0.7nm/ $CoFe$ 2nm/ Ru 0.7nm/ $CoFe$ 2nm/ Ta 5nmという積層構造を有する。

【0131】 試料D4は反強磁性結合のない強磁性二重トンネル構造であり、Ta 5nm/Ni₄Fe₁₉ 16nm/Co₄Fe₆ 3nm/Al₂O₃ 1.7nm/CoFe 6nm/Al₂O₃ 2nm/Co₄Fe₆ 3nm/Ni₄Fe₁₉ 16nm/Ta 5nmという積層構造を有する。

【0132】図2に試験AおよびB4の磁気抵抗効果曲線を示す。試験Aは330eという小さな磁場でMRR変化率28%が得られている。試験B4は180eという小さな磁場でMRR変化率2.6%が得られている。【0133】図27に試験A、B4およびC4についてMRR変化率の印加磁場依存性を示す。なお、この図ではMRR変化率は電圧0Vのときの値で規格化して示している。この図から、試験AおよびB4は、試験C4に比較して磁気抵抗変化率の値が半分になる電圧 V_M が大幅小さく、電圧増大に伴うMRR変化率の減少が小さいことがわかる。

【0134】次に、試料A、B4およびD4をソレノイドコイル中に置き、パルス磁場400e中では試料A、B4およびD4について、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期電圧を初期電圧の増加に伴って出力電圧が低下し低く保たれている。これに対して、試料A、B4およびD4は磁化履歴等の磁気記憶状態の疲労は、磁化履歴に反転磁場を投入したCoFe/1r/CoFeの7層構造を用いた試料B4の方が疲労が少い。

【0135】以上のように図4の構造を有する強磁性二重トロンネル接合素子は、磁気記録素子、磁気ヘッドに適した場合に好適な特性を示すことがわかる。

【0136】なお、誘電体層として SiO_2 、 AlN 、 MgO 、 LaAlO_3 または CaF_2 を用いた場合にも上記と同様の傾向が見られた。

【0137】实施例5

図7または図9に示したMRAMを想定して、Si/SiO₂またはSiO₂基板上に図29に示すような構造を有する強磁性二重トンネル接合素子（試料A5および試料B5）を作製した例を説明する。

【0138】 試料A.5は、Ta下地層、Fe-Mnからなる第1の反強磁性層、Ni-Fe/Co-Feの二層構造からなる第1の強磁性層、 Al_2O_3 からなる第1の誘電体層、Co₉Feからなる第2の強磁性層、 Al_2O_3 からなる第2の誘電体層、Co-Feからなる第3の強磁性層、Fe-Mnからなる第2の反強磁性層、Alからなる第3の反強磁性層、Alからなる第3の誘電層）を順次積層した構造を有する。

1-10(0139) 試料B5は、Taからなる下地層、Ir-
Mnからなる第1の反強磁性層、Co-Feからなる第
1の強磁性層、 Al_2O_3 からなる第1の誘電体層、Co
-Fe/Ni-Fe/C-Feの三層膜からなる第2
の強磁性層、 Al_2O_3 からなる第2の誘電体層、Co
-Feからなる第3の強磁性層、Pillayin (Co
からなる第3の強磁性層、Ir-Mnからなる第2の反強

性層、Alからなる金属層)を順次積層した構造を有する。

【0140】図29に示されるように、試料A5およびB5のいずれも、接合面積に比較して第2の反強磁性層の面積が大きい。

【0141】試料A5は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を 1×10^{-7} Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5nm/F₉₅Mn₉₅ 1.8nm/Ni₈₀Fe₂₀ 5nm/CoFe 2nm/Al₂O₃ 2nm/CoFe 2nm/Ta 5nmを順次積層した。なお、Al₂O₃は、純Arガス中でAlターゲットを用いてAlを成膜した後、真空を破ることなく純酸素を導入しプラズマ処理することによって形成した。

【0142】上記積層膜を成膜した後、フォトリソグラフィ技術により最上層のTa層上に50μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0143】次に、第1のレジストパターンを除去した後、最上層のTa層上に電子線レジストを塗布し、EB露光装置を用いて第1のAl₂O₃より上部の各層の微細加工を行い、接合面積 $1 \times 1 \mu\text{m}^2$ 、 $0.5 \times 0.5 \mu\text{m}^2$ 、 $0.15 \times 0.15 \mu\text{m}^2$ の強磁性トンネル接合を作製した。電子線レジストパターンを残したまま、電子線蒸着により厚さ300nmのAl₂O₃を堆積した。その後、電子線レジストパターンおよびその上のAl₂O₃をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0144】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆バタとしてクリーニングし、さらにTa層を除去した。その後、ビットラインの電極配線としてNi₈₀Fe₂₀ 5nm/F₉₅Mn₉₅ 1.8nm/Al₂O₃ 5nmを順次積層した。第3のレジストパターンおよびその上の電極配線をリフトオフした。その後、磁場中熱処理炉に導入し、ピン層に一方向き性を導入した。

【0145】試料B5は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を 1×10^{-7} Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5nm/Ir₂₀Mn₈₀ 1.8nm/CoFe 3nm/Al₂O₃ 1.5nm/CoFe 1nm/Al₂O₃ 1.8nm/CoFe 3nm/Ta 5nmを順次積層した。なお、Al₂O₃は上記と同様な方法により形成した。

【0146】上記積層膜を成膜した後、フォトリソグラフィ技術により最上層のTa層上に50μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0147】次に、第1のレジストパターンを除去した後、最上層のTa層上に電子線レジストを塗布し、EB露光装置を用いて第1のAl₂O₃より上部の各層の微細加工を行い、接合面積 $1 \times 1 \mu\text{m}^2$ 、 $0.5 \times 0.5 \mu\text{m}^2$ 、 $0.15 \times 0.15 \mu\text{m}^2$ の強磁性トンネル接合を作製した。電子線レジストパターンを残したまま、電子線蒸着により厚さ300nmのAl₂O₃を堆積した。その後、電子線レジストパターンおよびその上のAl₂O₃をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0148】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆バタとしてクリーニングし、さらにTa層を除去した。その後、ビットラインの電極配線としてCo/Ir₂₀Mn₈₀ 1.8nm/Al₂O₃ 1.5nmを順次積層した。第3のレジストパターンおよびその上の電極配線をリフトオフした。その後、磁場中熱処理炉に導入し、ピン層に一方向き性を導入した。

【0149】また、比較のために、以下のような試料C5、試料D5および試料E5を作製した。試料C5は強磁性一重トンネル接合素子であり、Ta 5nm/Ir₂₀Mn₈₀ 1.8nm/CoFe 3nm/Al₂O₃ 1.5nm/CoFe 1nm/Ni₈₀Fe₂₀ 3nm/CoFe 1nm/Ta 5nmという積層構造を有する。

【0150】試料D5は、試料B5と同様の積層構造、すなわちTa 5nm/Ir₂₀Mn₈₀ 1.8nm/CoFe 3nm/Al₂O₃ 1.5nm/CoFe 1nm/Ni₈₀Fe₂₀ 3nm/CoFe 1nm/Al₂O₃ 1.5nm/CoFe 1nm/Ta 5nmという積層構造を有する。

【0151】試料E5は反強磁性層を含まない強磁性二重トンネル接合であり、Ta 5nm/CoFePt 13nm/Ni₈₀Fe₂₀ 3nm/CoFe 1nm/Al₂O₃ 1.8nm/CoFePt 13nm/Ta 5nmという積層構造を有する。

【0152】図30に試料A5およびB5の磁気抵抗効果曲線を示す。試料A5は290eVという小さなMR変化率2.8%が得られている。試料B5は390eVという小さなMR変化率2.7%が得られている。

【0153】図31に試料A5、B5およびC5についてMR変化率の印加電圧依存性を示す。なお、この図でMR変化率は電圧0Vのときの値で規格化して示している。この図から、試料A5およびB5は、試料C5と比較して磁気抵抗変化率の値が半分になると電圧V_{MR}が大きくなり、電圧増大に伴うMR変化率の減少が小さいことがわかる。

【0154】次に、試料A5、B5、D5およびE5をソレノイドコイル中に置き、パルス磁界100eG中で磁化回着層の磁気抵抗特性の測定を行った。図32に試料A5、B5、D5およびE5について、パルス磁界の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期の出力電圧で規格化している。この図から明らかのように、試料E5ではパルス磁界の反転回数が増加に伴って出力電圧が急激に低下している。また、試料D5は、接合面積が小さいほど、磁場が置かれたときに、接合面積が小さいと加工ダメージ等によって磁化回着層が劣化したためであると考えられる。これに対して、試料A5およびB5は磁化回着層の磁気抵抗特性の劣化は見られない。このことから、図29に示したように、上部の反強磁性層をビットラインの一部として構成することが有利であることがわかる。

【0155】以上のように図29の構造を有する強磁性二重トンネル接合素子は、特に磁気記録素子に適用した場合に顕著な特性を示すことがわかる。

【0156】なお、該電圧としてはCaF₂を用いた場合にもMgO、LaAlO₃またはCaF₂を用いた場合にも上記と同様の傾向が見られた。

【0157】実施例6

実施例1〜4と同様な方法により、Si/SiO₂基板またはSiO₂基板上に、図1〜図4に示す基本構造を有する強磁性二重トンネル接合素子を作製した。これらの素子の積層構造を表1に示す。なお、下層および保護層としては、Ta、Ti、Ti/Pt、Pt、Ti/Pd、Ta/Pt、Ta/Pd、TiN/Pd、TiNのいずれかを

用いている。

【0158】これら試料について、MR変化率が1/2に減少する電圧V_{MR} 100000回のフリー層(磁気記録層)反転時の出力電圧と初期出力電圧との比を表1に示した。いずれの試料でも大きなMR変化率が得られており、電圧依存のMR変化率の減少度合いも強磁性一重トンネル接合素子に比べて小さい。また、フリー層(磁気記録層)の磁化反転を繰り返しても、出力電圧の低下はほとんどなく、疲労が小さい。

【0159】したがって、これらの素子は磁気抵抗効果型ヘッド、センサー、磁気記憶素子として用いる場合に有効であることが分かる。

【0160】

【表1】

Sample	V _{MR} (V)	V _{MR} (V)/V _{Initial}
Ir ₂₂ Mn ₇₈ /CoFe/SiO ₂ /CoFe/SiO ₂ /CoFe/Ir ₂₂ Mn ₇₈ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.11	0.98
Fe ₈₀ /Co ₂₀ /Fe ₈₀ /AN/Co ₂₀ /Fe ₈₀ /Fe ₈₀ /Fe ₈₀ (17nm) (3nm) (1.5nm) (2.4nm) (1.3nm) (3nm) (19nm)	0.7	0.96
Pt ₈₀ /Ni ₂₀ /CoFe/SiO ₂ /CoFe/SiO ₂ /CoFe/Ni ₂₀ /Pt ₈₀ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.79	0.99
Ir ₂₂ Mn ₇₈ /Co ₂₀ /Fe ₈₀ /AN/Co ₂₀ /Fe ₈₀ /Fe ₈₀ /Fe ₈₀ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.78	0.98
Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ (15nm) (2nm) (1.5nm) (2.4nm) (1.3nm) (3nm) (17nm)	0.77	0.97
Ni ₈₂ /Co ₁₈ /AN/Co ₁₈ /Fe ₈₂ /AN/Co ₁₈ /Fe ₈₂ /AN/Co ₁₈ (14nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm)	0.75	0.95
Co ₉₅ /Fe ₅ /AN/Co ₉₅ /Fe ₅ /AN/Co ₉₅ /Fe ₅ /AN/Co ₉₅ (14nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm) (1.4nm)	0.81	0.95
Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ (12nm) (2nm) (1.2nm) (1.2nm) (1.2nm) (1.2nm) (1.2nm) (1.2nm)	0.74	0.94
Ir ₂₂ Mn ₇₈ /Co ₂₀ /Fe ₈₀ /AN/Co ₂₀ /Fe ₈₀ /Fe ₈₀ /Fe ₈₀ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.71	0.91
Ir ₂₂ Mn ₇₈ /Co ₂₀ /Fe ₈₀ /AN/Co ₂₀ /Fe ₈₀ /Fe ₈₀ /Fe ₈₀ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.78	0.98
Ir ₂₂ Mn ₇₈ /Co ₂₀ /Fe ₈₀ /AN/Co ₂₀ /Fe ₈₀ /Fe ₈₀ /Fe ₈₀ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.78	0.98
Pt ₈₀ /Ni ₂₀ /CoFe/SiO ₂ /CoFe/SiO ₂ /CoFe/Ni ₂₀ /Pt ₈₀ (18nm) (2nm) (1.8nm) (2.4nm) (1.5nm) (3nm) (20nm)	0.81	0.91
Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ (15nm) (2nm) (1.5nm) (2.4nm) (1.3nm) (3nm) (17nm)	0.73	0.97
Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ (15nm) (2nm) (1.5nm) (2.4nm) (1.3nm) (3nm) (17nm)	0.78	0.98
Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ (15nm) (2nm) (1.5nm) (2.4nm) (1.3nm) (3nm) (17nm)	0.78	0.98
Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ /Co ₉₀ /Fe ₁₀ (15nm) (2nm) (1.5nm) (2.4nm) (1.3nm) (3nm) (17nm)	0.81	0.91

【0161】なお、本発明において、各層間の原子拡散・混合が生じることとあり得る。例えば、スパッタリング時にスパッタ強度を強くすれば、NiFe合金層、C系合金層、またはこれらと非磁性層や反強磁性層との間の原子の拡散が生じると考えられる。また、温度や時間にも依存するが、熱処理でも同様の原子拡散が生じると考えられる。こうした原子拡散が発生しても、各層を構成する材料が本発明において要求される磁気特性を示し、明示した材料の範囲内に含まれる限り、本発明の範疇に入る。

【0162】実施例7

50 Si/SiO₂基板上に図1に示すように、電圧増大に伴うMR変化率の減少が小さいことがわかる。

2002 09 12 14:20

うな構造を有し、フリー層の厚さが異なる3種の強磁性二重トンネル接合素子(試料T1、T2およびT3)を製作した例を説明する。

[0163] 試料T1は、Ta下地層、Fe-Mn/Ni-Feの二層膜からなる第1の反強磁性層、CoFeからなる第2の強磁性層、Al₂O₃が体層、Co₉Feからなる第3の強磁性層、Ni-Fe/Fe-Mnの二層膜からなる第2の反強磁性層、Ta底層層を順次積層した構造を有し、フリー層であるCo₉Feからなる第2の強磁性層の厚さが2.5nmに設定されている。

[0164] 試料T1は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を 1×10^{-7} Torrに設定した後、Arを導入して所定の圧力に設定した。蒸板上に、Ta 5nm/CoFe 3nm/Al₂O₃ 2nm/Ni₂Fe₂ 5nm/CoFe 3nm/Al₂O₃ 2nm/Co₉Fe 2.5nm/Al₂O₃ 2nm/CoFe 3nm/Ni₂Fe₂ 5nm/Fe₃Mn₂ 20nm/Ta 5nm/CoFe 3nm/Al₂O₃ 2nm/Co₉Fe 2.5nm/Al₂O₃ 2nm/CoFe 3nm/Ni₂Fe₂ 5nm/Fe₃Mn₂ 20nm/Ta 5nmを順次積層した。なお、Al₂O₃は、純Arガス中でAlターゲットを用いてAl膜を成膜した後、真空を破ることなく酸素を導入しプラズマ露光に曝すことによって形成した。

[0165] 上記積層膜を成膜した後、フォトリソグラフィ技術により最上層のTa保護層上に $100 \mu\text{m}$ 幅の下電極形状を規定するレジストパターンを形成し、イオンミリング技術を用いて加工した。

[0166] 次に、レジストパターンを除去した後、フォトリソグラフィ技術または電子線リソグラフィ技術を用いてR1Eにより最上層のTa保護層上に接合層を規定するT1ハードマスクを形成し、イオンミリング技術を用いて第1のAl₂O₃より上部のCo₉Fe/Al₂O₃/CoFe/Ni-Fe/Fe-Mn/Taを加工した。この工程により接合層を徐々に変化した。接合層が $1 \mu\text{m}$ 以下の素子を形成する場合には電子線リソグラフィ技術を用いた。接合層上にレジストパターンを形成し、スパッタまたはプラズマCVD法により厚さ 30 nm のSiO₂を堆積した後、レジストパターンおよびその上のSiO₂をリフトオフし、接合部以外の部分に開口部を形成した。

[0167] 次に、電極配線の形成領域以外の領域を直方レジストパターンを形成した後、表面を逆スパッタしてクリーニングした。全面にAlを堆積した後、レジストパターンおよびその上のAlをリフトオフして、Al1電極層を形成した。その後、磁場中熱処理炉に導入し、ビシ層に一方異方性を導入した。

[0168] 試料T2はフリー層であるCo₉Feからなる第2の強磁性層の厚さを 7 nm とした以外は、試料T1と同様にして作製した。

[0169] 試料T3はフリー層であるCo₉Feからなる第2の強磁性層の厚さを 17 nm とした以外は、試料T1と同様にして作製した。

なる第2の強磁性層の厚さを 17 nm とした以外は、試料T1と同様にして作製した。

[0170] 図33に、試料T1、T2およびT3について、素子の接合層とフリー層の反強磁性層との関係を示す。この図では横軸を接合層Wの逆数(1/W)として示す。図33に示されるように、いずれの試料でも接合層を縮小するに従って反強磁性層が増大している。このことは、MRAM応用においては接合層を縮小することによって書き込み時の消費電力が増大することを意味する。しかし、フリー層の厚さが薄い試料T1では直線の傾きが小さく、接合層の縮小に伴う反強磁性層の増大が抑制されている。一方、フリー層の厚層が比較的に厚い試料T2およびT3では、接合層の縮小に伴う反強磁性層の増大が顕著であり、MRAM応用において書き込み時の消費電力が著しく増大するおそれがある。ここで、現状の加工技術で得られる接合層 $0.25 \mu\text{m}$ (1/W=4)の素子に着目して反強磁性層を比較する。試料T1では反強磁性層が 100 Oe より小さく、今後さらなる微細化に対応できる。一方、試料T2およびT3では反強磁性層が 1000 Oe を超えており、MRAM応用において書き込み時の消費電力がすでに高く、さらなる微細化に対応することは困難である。

[0171] 図34に試料T1、T2およびT3についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧 0 V のときの値で規格化して示している。フリー層の厚層が薄い試料T1ではMR変化率の値が半分になるバイアス電圧 V_{th} が 0.9 V を超えており、バイアス依存性が抑制されている。一方、フリー層の厚層が比較的に厚い試料T2およびT3は、強磁性層の厚層が $1 \mu\text{m}$ 以下の素子に比べてバイアス依存性が小さい。また、 V_{th} は 0.8 V 未満であり、試料T1に比べて明らかに劣っている。

[0172] 図35および図36から、フリー層の厚さが薄いと、接合の微細化に伴う反強磁性層の増大が抑えられ、かつバイアス依存性も改善されることがわかる。フリー層の厚さが 5 nm 以下であれば、 $0.25 \mu\text{m}$ の素子の素子で反強磁性層が 100 Oe 以下に抑えられ、かつMR変化率のバイアス依存性も改善される。しかし、フリー層の厚さが $1 \mu\text{m}$ 未満になると、フリー層が連続するグラニューナリ構造となるおそれがある。この結果、接合特性の制御が困難になり、微粒子の大ききによって室温で超常磁性となりMR変化率が極端に低下するという問題も生じる。したがって、フリー層の厚さは $1 \sim 5 \text{ nm}$ であることが好ましい。

[0173] 実施例8

Si/SiO₂基板上に図14のような構造を有するMRAMを作製した例を示す。Si基板 151 上にプラズマCVDを用いてワードライン 152 を形成した。すなわち、

ジストを塗布しフォトリソグラフィによりレジストパターンを形成し、R1EによりSiO₂に溝を加工し、メッキ法を用いて溝内にCuを埋め込んだ後、CMPにより平坦化を行い、ワードライン 152 を形成した。その後、プラズマCVDにより、ワードライン 152 上に厚さ 250 nm のSiO₂層を形成した。

[0174] この試料をスパッタ装置に入れ、初期真空度を 3×10^{-7} Torrに設定した後、Arを導入して所定の圧力に設定した。SiO₂層面を蒸板上に、Ta下地層/Cu(50nm)/Ni₂Fe₂(5nm)/Ir₂Mn₂(12nm)/Co₉Fe₃₀(3nm)/Al₂O₃(1nm)/Co₉Fe₁₀(2nm)/Ni₂Fe₁₀(1nm)/Co₉Fe₁₀(2nm)/Al₂O₃(1nm)/Co₉Fe₃₀(3nm)/Ru(0.9nm)/Co₉Fe₃₀(12nm)/Ni₂Fe₁₀(5nm)/Au(5nm)を順次積層した。Al₂O₃は、純Arガス中でAlターゲットを用いてAlを成膜した後、真空を破ることなく酸素を導入しプラズマ露光に曝すことによって形成した。

[0175] 上記積層膜上にSi₃N₄を成膜し、レジストを塗布しフォトリソグラフィによりレジストパターンを形成し、R1Eにより金膜 153 を規定するハードマスクを形成した後、イオンミリングを行い、精製加工した。その後、レジストパターンを除去した。

[0176] 次に、レジストを塗布しフォトリソグラフィにより接合層を規定するレジストパターンを形成し、イオンミリング技術を用いて第1のAl₂O₃より上部の積層膜を加工してTMR素子を形成した。TMR素子のセルサイズは全て $0.4 \times 0.4 \mu\text{m}^2$ とした。その後、レジストパターンを除去した。

[0177] 次に、プラズマCVDによりSiO₂層を形成し、CMPにより 250 nm の厚さまで削削して平坦化した。全面にCu、絶縁膜、およびCuを堆積してフォトリソグラフィによりレジストパターンを形成し、R1Eによりハードマスクを形成した後、イオンミリングを行い、ビットライン 154 、層間絶縁層 155 、および第2ワードライン 156 を形成した。その後、試料を磁場中熱処理炉に導入し、強磁性層に一方異方性を、磁化方向に一方異方性を導入した。

[0178] 得られたMRAMに対して以下の3つの方法で書き込みを行った。

[0179] (1) TMR素子に 1 mA のスピントル電流を注入し、ワードライン 152 および第2ワードライン 156 に 10 nsec の電流パルスを送り、磁気記録層 115 の容易軸方向および困難軸方向に電流磁場を増加する方法。

[0180] (2) TMR素子へのスピントル電流の注入の

みを行う方法。

[0181] (3) ワードライン 152 および第2ワードライン 156 に 10 nsec の電流パルスを送り、磁気記録層 115 の容易軸方向および困難軸方向に電流磁場を増加する方法。

[0182] なお、磁気記録層 115 の困難軸方向に電流磁場を増加するための電流パルスは 10 nsec 、 3 mA と定した。

[0183] 磁気記録層 115 の磁化反転は、書き込みを行った後、TMRセルに直流電流を送り、出力電圧が変化したかどうかにより判断した。

[0184] 本実施例における $0.4 \times 0.4 \mu\text{m}^2$ のTMR素子へのスピントル電流の注入の方法は、(2)のTMR素子へのスピントル電流の注入の方法は、電流値を 10 mA まで増加させても、磁化反転は観測されなかった。(3)の磁気記録層 115 の容易軸方向および困難軸方向に電流磁場を増加する方法は、磁気記録層 115 の磁化反転を観測するための電流値を 4.3 mA まで増加させる必要があった。

[0185] これに対して、(1)の方法で、 1 mA のスピントル電流を送りながら、磁気記録層 115 の容易軸方向に電流磁場を増加するための電流を増加させたところ、 2.6 mA の電流値で磁気記録層 115 の磁化反転が確認された。また、磁気記録層 115 の容易軸方向に電流磁場を増加するための電流の向き、およびTMR素子に流すスピントル電流の向きを変え、上記の磁化反転を繰り返すことができることがわかった。

[0186] このように、本実施例のMRAMの構造および書き込み方法を採用すれば、スピントル電流に適用し、TMR素子に流す電流を小さくできる。したがって、MRAMの高密度化に伴って配線幅およびTMR素子サイズが小さくなっても、配線の接続またはトンネルバリア層の破壊を抑制することができ、信頼性を向上させる。

[0187]

[発明の効果] 以上詳述したように、本発明の強磁性二重トンネル接合を有する磁気抵抗効果素子では、所望の出力電圧値を得るため印加電圧を増やしても磁気抵抗変化率があまり減少せず、書き込み出力が徐々に低下する一部の磁気メモリーが同様に出力が徐々に低下するという問題もなく、しかも反強磁性層を自由に設計できる。また、MRAMの高密度化に伴って配線幅およびTMR素子サイズが小さくなっても、配線の接続またはトンネルバリア層の破壊を抑制することができ、信頼性を向上させる。したがって、大きな出力電圧が安定して得られる磁気抵抗効果素子を提供でき、磁気抵抗効果素子ヘッド、磁気センサー、磁気記憶素子などに好適に

用いることができる。

【図面の簡単な説明】

【図1】本発明の第1の磁気抵抗効果素子の基本構造を示す断面図。

【図2】本発明の第2の磁気抵抗効果素子の基本構造を示す断面図。

【図3】本発明の第3の磁気抵抗効果素子の基本構造を示す断面図。

【図4】本発明の第4の磁気抵抗効果素子の基本構造を示す断面図。

【図5】本発明の第4の磁気抵抗効果素子の變形例の基本構造を示す断面図。

【図6】MOSトランジスタと強磁性二重トンネル接合素子とを組み合わせたMRAMの等価回路図。

【図7】強磁性二重トンネル接合素子のピン層がビットラインの一部を構成する、図6のMRAMの断面図。

【図8】ダイオードと強磁性二重トンネル接合素子とを組み合わせたMRAMの等価回路図。

【図9】強磁性二重トンネル接合素子のピン層がビットラインの一部を構成する、図8のMRAMの断面図。

【図10】本発明の他のMRAMに用いられる強磁性二重トンネル接合素子の断面図。

【図11】本発明の他のMRAMに用いられる強磁性二重トンネル接合素子の断面図。

【図12】本発明の他のMRAMに用いられる強磁性二重トンネル接合素子の断面図。

【図13】本発明に係るMRAMの例を示す断面図。

【図14】本発明に係るMRAMの他の例を示す断面図。

【図15】本発明に係るトンネル接合型磁気抵抗効果素子を含む磁気抵抗効果ヘッドを搭載した磁気ヘッドアセンブリの斜視図。

【図16】図15に示す磁気ヘッドアセンブリを搭載した磁気ディスク装置の内部構造を示す斜視図。

【図17】実施例1の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

【図18】実施例1の試料A、BおよびCについて、バールス磁場の反転回数と出力電圧との関係を示す図。

【図19】実施例2の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

【図20】実施例2の試料A、BおよびCについて、バールス磁場の反転回数と出力電圧との関係を示す図。

【図21】実施例3の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

【図22】実施例3の試料A、BおよびCについて、バールス磁場の反転回数と出力電圧との関係を示す図。

【図23】実施例3の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

【図24】実施例3の試料A、BおよびCについて、バールス磁場の反転回数と出力電圧との関係を示す図。

【図25】実施例3の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

【図26】実施例3の試料A、BおよびCについて、バールス磁場の反転回数と出力電圧との関係を示す図。

【図27】実施例3の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

【図28】実施例3の試料A、BおよびCについて、バールス磁場の反転回数と出力電圧との関係を示す図。

【図29】実施例3の試料A、BおよびCについて、磁気抵抗変化率の印加電圧依存性を示す図。

て磁気抵抗変化率の印加電圧依存性を示す図。

【図25】実施例3の試料A3、B3およびD3について、バールス磁場の反転回数と出力電圧との関係を示す図。

【図26】実施例4の試料A4、B4およびC4について、磁気抵抗変化率の印加電圧依存性を示す図。

【図27】実施例4の試料A4、B4およびD4について、磁気抵抗変化率の印加電圧依存性を示す図。

【図28】実施例4の試料A4、B4およびE5について、バールス磁場の反転回数と出力電圧との関係を示す図。

【図29】実施例5の試料A5、B5およびC5について、磁気抵抗変化率の印加電圧依存性を示す図。

【図30】実施例5の試料A5、B5およびD5について、磁気抵抗変化率の印加電圧依存性を示す図。

【図31】実施例5の試料A5、B5およびE5について、バールス磁場の反転回数と出力電圧との関係を示す図。

【図32】実施例5の試料A5、B5、D5およびE5について、バールス磁場の反転回数と出力電圧との関係を示す図。

【図33】実施例7の試料T1、T2およびT3について、接合幅と磁気抵抗変化率との関係を示す図。

【図34】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図35】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図36】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図37】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図38】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図39】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図40】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図41】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図42】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図43】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図44】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図45】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図46】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図47】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図48】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図49】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図50】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図51】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図52】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図53】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【図54】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

39...第3の反強磁性層

40...磁気抵抗効果素子

41...第1の強磁性層

42...第1の誘電体層

43...第2の強磁性層

44...第1の非強磁性層

45...第3の強磁性層

46...第2の非強磁性層

47...第4の強磁性層

48...第2の誘電体層

49...第5の強磁性層

50...反強磁性層

60...トランジスタ

61...シリコン基板

62...ゲート電極 (読み出し用ワードライン)

62、63...ソース、ドレイン領域

71...書き込み用ワードライン

72...コンタクトメタル

73...下地層

74...ビットライン

80...ダイオード

81...下地層

91...ワードライン

92...ビットライン

101...下地層

102...第1の反強磁性層

103...第1の磁化固定層

104...第1の誘電体層

105...磁気配線層

106...第2の誘電体層

107...第2の磁化固定層

108...第2の反強磁性層

109...保護層

201...アクチュエーターアーム

202...サスペンション

203...ヘッドスライダ

204...リード線

205...電極パッド

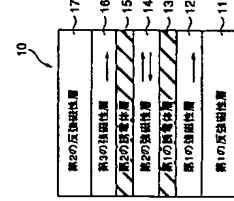
211...磁気ディスク

212...スピンドル

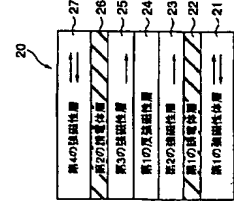
213...固定軸

214...ボイスコイルモータ

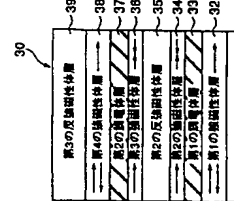
【図1】



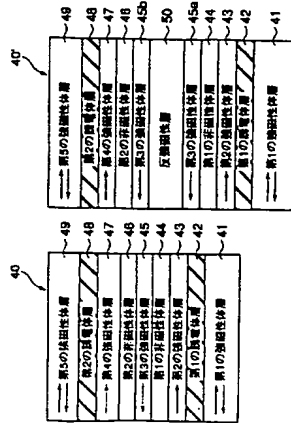
【図2】



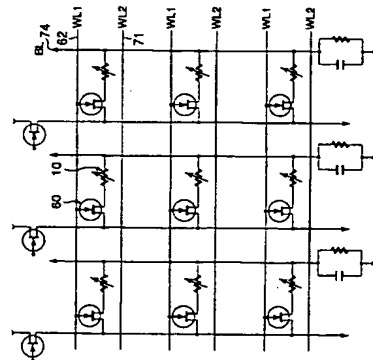
【図3】



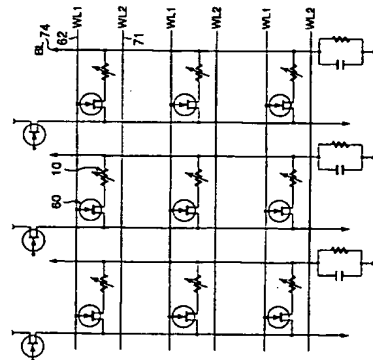
【図4】



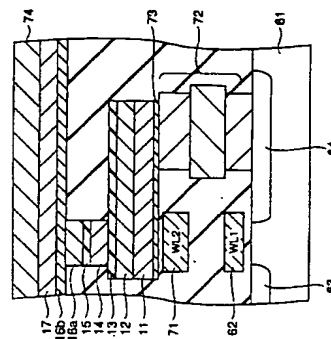
【図5】



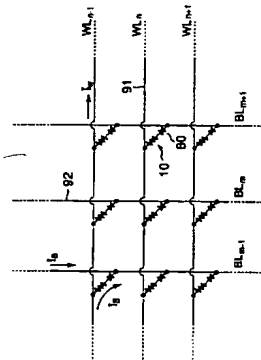
【図6】



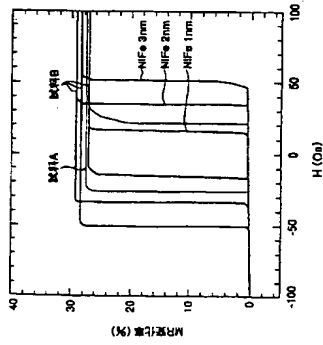
【図7】



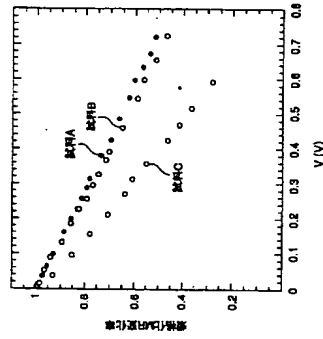
【図8】



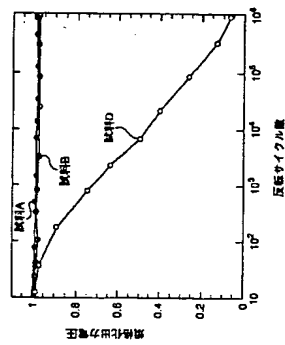
【図17】



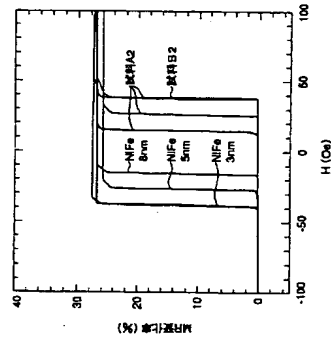
【図18】



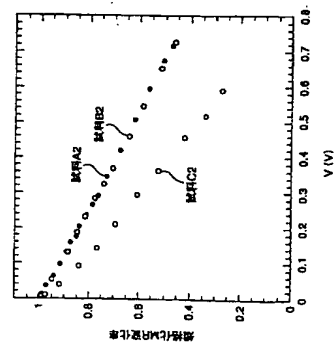
【図19】



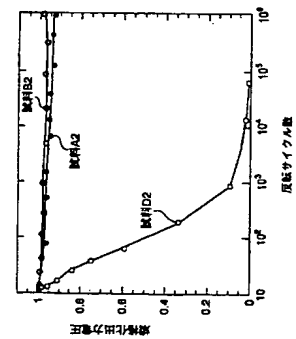
【図20】



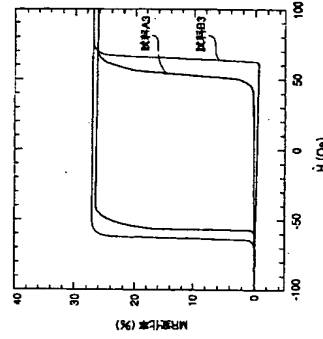
【図21】



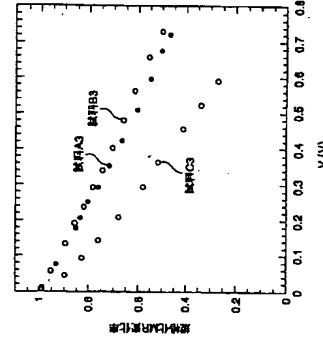
【図22】



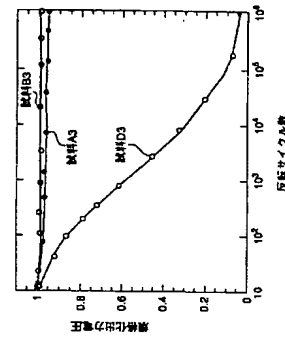
【図23】



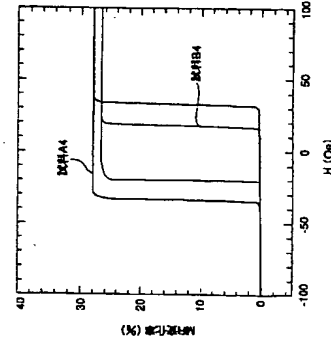
【図24】



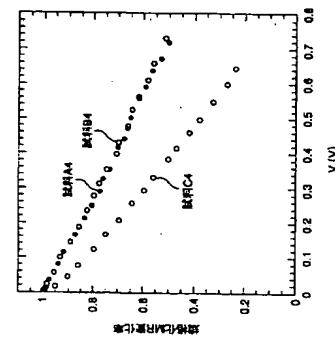
【図25】



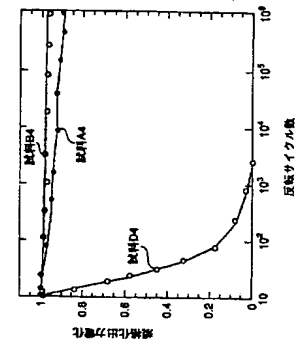
【図26】



【図27】



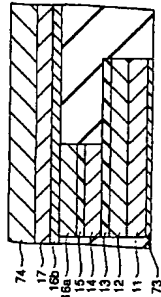
【図28】



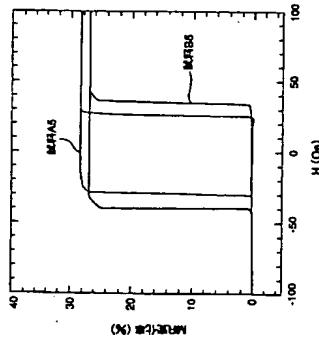
フロントページの続き

(51)Int.Cl.⁷ H01L 43/12
(72)発明者 猪俣 浩一郎
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内
(72)発明者 猪俣 浩一郎
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内
(72)発明者 砂井 正之
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内
(72)発明者 岸 達也
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

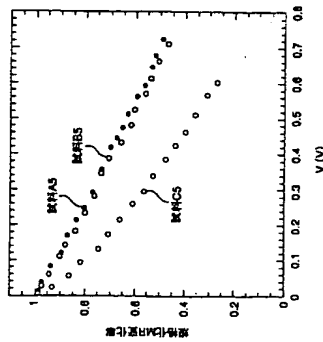
【図 29】



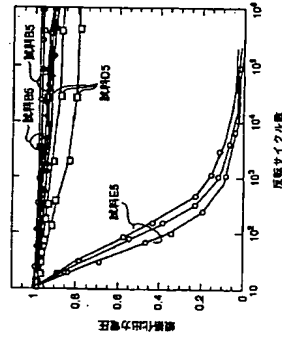
【図 30】



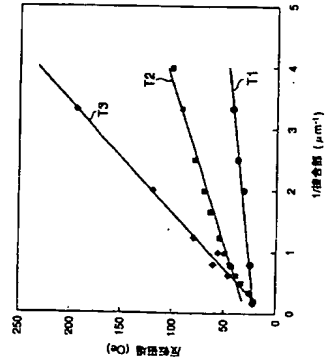
【図 31】



【図 32】



【図 33】



【図 34】

